

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 3月12日
Date of Application:

出願番号 特願2003-066267
Application Number:

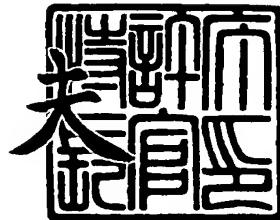
[ST. 10/C] : [JP2003-066267]

出願人 パイオニア株式会社
Applicant(s):

2003年12月26日

特許庁長官
Commissioner,
Japan Patent Office

今井康



【書類名】 特許願
【整理番号】 57P0351
【提出日】 平成15年 3月12日
【あて先】 特許庁長官殿
【国際特許分類】 G09G 3/30
【発明の名称】 ディスプレイ装置及び表示パネルの駆動方法
【発明者】
【住所又は居所】 埼玉県鶴ヶ島市富士見6丁目1番1号 パイオニア株式会社 総合研究所内
【氏名】 田辺 貴久
【特許出願人】
【識別番号】 000005016
【氏名又は名称】 パイオニア株式会社
【代理人】
【識別番号】 100079119
【弁理士】
【氏名又は名称】 藤村 元彦
【手数料の表示】
【予納台帳番号】 016469
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9006557
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ディスプレイ装置及び表示パネルの駆動方法

【特許請求の範囲】

【請求項 1】 複数の駆動線と、前記複数の駆動線と交差するように配置された複数の走査線と、前記複数の駆動線と前記複数の走査線との各交差部分に配置されて各々がバイステーブル素子と自発光素子との直列回路からなり、前記直列回路にターンオン閾値電圧を上回る電圧が印加されるとターンオフ閾値電圧を下回る電圧が印加されるまで前記バイステーブル素子がオン状態となって前記自発光素子が前記駆動線と走査線との間に対して電気的に接続の状態となり、前記直列回路に前記ターンオフ閾値電圧を下回る電圧が印加されると前記ターンオン閾値電圧を上回る電圧が印加されるまで前記バイステーブル素子がオフ状態となって前記自発光素子が前記駆動線と走査線との間に対して電気的に非接続の状態となる複数の画素部と、からなるマトリックス表示パネルを備えたディスプレイ装置であって、

入力画像信号の走査タイミングに応じて前記複数の走査線のうちから 1 の走査線を順に指定し、前記入力画像信号に応じて前記 1 の走査線上の発光させるべき画素部に対応する駆動線を指定する制御手段と、

前記 1 の走査線の指定毎に前記 1 の走査線と前記発光させるべき画素部に対応する駆動線との間に前記ターンオフ閾値電圧より小なる第 1 所定電圧を印加し、その後に前記ターンオン閾値電圧より大なる第 2 所定電圧を印加する駆動手段と、を備えたことを特徴とするディスプレイ装置。

【請求項 2】 前記駆動手段は、前記 1 の走査線の指定毎に前記 1 の走査線と前記発光させるべき画素部以外の画素部に対応する駆動線との間に前記ターンオフ閾値電圧より小なる第 3 所定電圧を印加し、その後に前記ターンオン閾値電圧より小なる第 4 所定電圧を印加することを特徴とする請求項 1 記載のディスプレイ装置。

【請求項 3】 前記駆動手段は、前記 1 の走査線の指定毎に前記 1 の走査線にリセット電圧を印加し、その後にセット電圧を印加する走査線回路と、

前記 1 の走査線の指定毎に前記リセット電圧の印加期間に前記発光させるべき

画素部に対応する駆動線に第5所定電圧を印加し、前記発光させるべき画素部以外の駆動線に前記第5所定電圧と異なる第6所定電圧を印加し、前記セット電圧の印加期間に前記発光させるべき画素部に対応する駆動線に前記第6所定電圧を印加し、前記発光させるべき画素部以外の駆動線に前記第5所定電圧を印加する駆動線回路と、を備え、

前記第5所定電圧と前記リセット電圧との差電圧が前記第1所定電圧であり、前記第6所定電圧と前記セット電圧との差電圧が前記第2所定電圧であり、前記第6所定電圧と前記リセット電圧との差電圧が前記第3所定電圧であり、前記第5所定電圧と前記セット電圧との差電圧が前記第4所定電圧であることを特徴とする請求項1又は2記載のディスプレイ装置。

【請求項4】 前記自発光素子は前記バイステーブル素子と一体に形成された有機エレクトロルミネッセンス素子であることを特徴とする請求項1記載のディスプレイ装置。

【請求項5】 複数の駆動線と、前記複数の駆動線と交差するように配置された複数の走査線と、前記複数の駆動線と前記複数の走査線との各交差部分に配置されて各々がバイステーブル素子と自発光素子との直列回路からなり、前記直列回路にターンオン閾値電圧を上回る電圧が印加されるとターンオフ閾値電圧を下回る電圧が印加されるまで前記バイステーブル素子がオン状態となって前記自発光素子が前記駆動線と走査線との間に対して電気的に接続の状態となり、前記直列回路に前記ターンオフ閾値電圧を下回る電圧が印加されると前記ターンオン閾値電圧を上回る電圧が印加されるまで前記バイステーブル素子がオフ状態となって前記自発光素子が前記駆動線と走査線との間に対して電気的に非接続の状態となる複数の画素部と、からなるマトリックス表示パネルを備えたディスプレイ装置であって、

入力画像信号の走査タイミングに応じて前記複数の走査線のうちから1の走査線を順に指定し、前記入力画像信号に応じて前記1の走査線上の発光させるべき画素部に対応する駆動線を指定する制御手段と、

前記1の走査線の指定毎に前記1の走査線と前記発光させるべき画素部に対応する駆動線との間に前記ターンオン閾値電圧より大なる第1所定電圧を印加し、

その後に前記ターンオフ閾値電圧より大で前記第1所定電圧より小なる第2所定電圧を印加する駆動手段と、を備えたことを特徴とするディスプレイ装置。

【請求項6】 前記駆動手段は、前記1の走査線の指定毎に前記1の走査線と前記発光させるべき画素部以外の画素部に対応する駆動線との間に前記ターンオン閾値電圧より大なる第3所定電圧を印加し、その後に前記ターンオフ閾値電圧より小なる第4所定電圧を印加することを特徴とする請求項5記載のディスプレイ装置。

【請求項7】 前記駆動手段は、前記1の走査線の指定毎に前記1の走査線にリセット電圧と印加し、その後にセット電圧を印加する走査線回路と、

前記1の走査線の指定毎に前記リセット電圧の印加期間に前記発光させるべき画素部に対応する駆動線に第5所定電圧を印加し、前記発光させるべき画素部以外の駆動線に前記第5所定電圧と異なる第6所定電圧を印加し、前記セット電圧の印加期間に前記発光させるべき画素部に対応する駆動線に前記第6所定電圧を印加し、前記発光させるべき画素部以外の駆動線に前記第5所定電圧を印加する駆動線回路と、を備え、

前記第5所定電圧と前記リセット電圧との差電圧が前記第1所定電圧であり、前記第6所定電圧と前記セット電圧との差電圧が前記第2所定電圧であり、前記第6所定電圧と前記リセット電圧との差電圧が前記第3所定電圧であり、前記第5所定電圧と前記セット電圧との差電圧が前記第4所定電圧であることを特徴とする請求項5又は6記載のディスプレイ装置。

【請求項8】 前記自発光素子は前記バイステーブル素子と一体に形成された有機エレクトロルミネッセンス素子であることを特徴とする請求項5記載のディスプレイ装置。

【請求項9】 複数の駆動線と、前記複数の駆動線と交差するように配置された複数の走査線と、前記複数の駆動線と前記複数の走査線との各交差部分に配置されて各々がバイステーブル素子と自発光素子との直列回路からなり、前記直列回路にターンオン閾値電圧を上回る電圧が印加されるとターンオフ閾値電圧を下回る電圧が印加されるまで前記バイステーブル素子がオン状態となって前記自発光素子が前記駆動線と走査線との間に対して電気的に接続の状態となり、前記

直列回路に前記ターンオフ閾値電圧を下回る電圧が印加されると前記ターンオン閾値電圧を上回る電圧が印加されるまで前記バイステーブル素子がオフ状態となって前記自発光素子が前記駆動線と走査線との間に対して電気的に非接続の状態となる複数の画素部と、からなるマトリックス表示パネルを駆動する駆動方法であって、

入力画像信号の走査タイミングに応じて前記複数の走査線のうちから 1 の走査線を順に指定し、前記入力画像信号に応じて前記 1 の走査線上の発光させるべき画素部に対応する駆動線を指定し、

前記 1 の走査線の指定毎に前記 1 の走査線と前記発光させるべき画素部に対応する駆動線との間に前記ターンオフ閾値電圧より小なる第 1 所定電圧を印加し、その後に前記ターンオン閾値電圧より大なる第 2 所定電圧を印加することを特徴とする駆動方法。

【請求項 10】 複数の駆動線と、前記複数の駆動線と交差するように配置された複数の走査線と、前記複数の駆動線と前記複数の走査線との各交差部分に配置されて各々がバイステーブル素子と自発光素子との直列回路からなり、前記直列回路にターンオン閾値電圧を上回る電圧が印加されるとターンオフ閾値電圧を下回る電圧が印加されるまで前記バイステーブル素子がオン状態となって前記自発光素子が前記駆動線と走査線との間に対して電気的に接続の状態となり、前記直列回路に前記ターンオフ閾値電圧を下回る電圧が印加されると前記ターンオン閾値電圧を上回る電圧が印加されるまで前記バイステーブル素子がオフ状態となって前記自発光素子が前記駆動線と走査線との間に対して電気的に非接続の状態となる複数の画素部と、からなるマトリックス表示パネルを駆動する駆動方法であって、

入力画像信号の走査タイミングに応じて前記複数の走査線のうちから 1 の走査線を順に指定し、前記入力画像信号に応じて前記 1 の走査線上の発光させるべき画素部に対応する駆動線を指定し、

前記 1 の走査線の指定毎に前記 1 の走査線と前記発光させるべき画素部に対応する駆動線との間に前記ターンオン閾値電圧より大なる第 1 所定電圧を印加し、その後に前記ターンオフ閾値電圧より大で前記第 1 所定電圧より小なる第 2 所定

電圧を印加することを特徴とする駆動方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】

本発明は、ディスプレイ装置及びマトリックス表示パネルの駆動方法に関する

。

【0002】

【従来の技術】

パソコン用コンピュータや携帯電話機のディスプレイ装置には、アクティブ駆動方式に対応したマトリックス表示パネルが用いられている。かかるマトリックス表示パネルとしてはTFT (Thin Film transistor)を用いたもの一般的である。TFTのスイッチング素子には、アモルファスシリコン(a-Si)或いは低温多結晶シリコン(LT p-Si)を材料とした半導体が用いられる。

【0003】

【発明が解決しようとする課題】

しかしながら、かかる従来のマトリックス表示パネルを備えたディスプレイ装置においては、TFTのマトリックス表示パネルとその駆動系との接続構造や駆動系の構成が複雑であり、ディスプレイ装置が高価になってしまふという問題点があった。

【0004】

本発明が解決しようとする課題には、上記の問題点が一例として挙げられ、簡単な構成のアクティブ駆動方式のディスプレイ装置及びアクティブ駆動方式のマトリックス表示パネルの駆動方法を提供することが本発明の目的である。

【0005】

【課題を解決するための手段】

本発明のディスプレイ装置は、複数の駆動線と、前記複数の駆動線と交差するように配置された複数の走査線と、前記複数の駆動線と前記複数の走査線との各交差部分に配置されて各々がバイステーブル素子と自発光素子との直列回路からなり、前記直列回路にターンオン閾値電圧を上回る電圧が印加されるとターンオ

フ閾値電圧を下回る電圧が印加されるまで前記バイステーブル素子がオン状態となって前記自発光素子が前記駆動線と走査線との間にに対して電気的に接続の状態となり、前記直列回路に前記ターンオフ閾値電圧を下回る電圧が印加されると前記ターンオン閾値電圧を上回る電圧が印加されるまで前記バイステーブル素子がオフ状態となって前記自発光素子が前記駆動線と走査線との間にに対して電気的に非接続の状態となる複数の画素部と、からなるマトリックス表示パネルを備えたディスプレイ装置であって、入力画像信号の走査タイミングに応じて前記複数の走査線のうちから1の走査線を順に指定し、前記入力画像信号に応じて前記1の走査線上の発光させるべき画素部に対応する駆動線を指定する制御手段と、前記1の走査線の指定毎に前記1の走査線と前記発光させるべき画素部に対応する駆動線との間に前記ターンオフ閾値電圧より小なる第1所定電圧を印加し、その後に前記ターンオン閾値電圧より大なる第2所定電圧を印加する駆動手段と、を備えたことを特徴としている。

【0006】

本発明のディスプレイ装置は、複数の駆動線と、前記複数の駆動線と交差するように配置された複数の走査線と、前記複数の駆動線と前記複数の走査線との各交差部分に配置されて各々がバイステーブル素子と自発光素子との直列回路からなり、前記直列回路にターンオン閾値電圧を上回る電圧が印加されるとターンオフ閾値電圧を下回る電圧が印加されるまで前記バイステーブル素子がオン状態となって前記自発光素子が前記駆動線と走査線との間にに対して電気的に接続の状態となり、前記直列回路に前記ターンオフ閾値電圧を下回る電圧が印加されると前記ターンオン閾値電圧を上回る電圧が印加されるまで前記バイステーブル素子がオフ状態となって前記自発光素子が前記駆動線と走査線との間にに対して電気的に非接続の状態となる複数の画素部と、からなるマトリックス表示パネルを備えたディスプレイ装置であって、入力画像信号の走査タイミングに応じて前記複数の走査線のうちから1の走査線を順に指定し、前記入力画像信号に応じて前記1の走査線上の発光させるべき画素部に対応する駆動線を指定する制御手段と、前記1の走査線の指定毎に前記1の走査線と前記発光させるべき画素部に対応する駆動線との間に前記ターンオン閾値電圧より大なる第1所定電圧を印加し、その後

に前記ターンオフ閾値電圧より大で前記第1所定電圧より小なる第2所定電圧を印加する駆動手段と、を備えたことを特徴としている。

【0007】

本発明の表示パネルの駆動方法は、複数の駆動線と、前記複数の駆動線と交差するように配置された複数の走査線と、前記複数の駆動線と前記複数の走査線との各交差部分に配置されて各々がバイステーブル素子と自発光素子との直列回路からなり、前記直列回路にターンオン閾値電圧を上回る電圧が印加されるとターンオフ閾値電圧を下回る電圧が印加されるまで前記バイステーブル素子がオン状態となって前記自発光素子が前記駆動線と走査線との間に対して電気的に接続の状態となり、前記直列回路に前記ターンオフ閾値電圧を下回る電圧が印加されると前記ターンオン閾値電圧を上回る電圧が印加されるまで前記バイステーブル素子がオフ状態となって前記自発光素子が前記駆動線と走査線との間に対して電気的に非接続の状態となる複数の画素部と、からなるマトリックス表示パネルを駆動する駆動方法であって、入力画像信号の走査タイミングに応じて前記複数の走査線のうちから1の走査線を順に指定し、前記入力画像信号に応じて前記1の走査線上の発光させるべき画素部に対応する駆動線を指定し、前記1の走査線の指定毎に前記1の走査線と前記発光させるべき画素部に対応する駆動線との間に前記ターンオフ閾値電圧より小なる第1所定電圧を印加し、その後に前記ターンオン閾値電圧より大なる第2所定電圧を印加することを特徴としている。

【0008】

本発明の表示パネルの駆動方法は、複数の駆動線と、前記複数の駆動線と交差するように配置された複数の走査線と、前記複数の駆動線と前記複数の走査線との各交差部分に配置されて各々がバイステーブル素子と自発光素子との直列回路からなり、前記直列回路にターンオン閾値電圧を上回る電圧が印加されるとターンオフ閾値電圧を下回る電圧が印加されるまで前記バイステーブル素子がオン状態となって前記自発光素子が前記駆動線と走査線との間に対して電気的に接続の状態となり、前記直列回路に前記ターンオフ閾値電圧を下回る電圧が印加されると前記ターンオン閾値電圧を上回る電圧が印加されるまで前記バイステーブル素子がオフ状態となって前記自発光素子が前記駆動線と走査線との間に対して電気

的に非接続の状態となる複数の画素部と、からなるマトリックス表示パネルを駆動する駆動方法であって、入力画像信号の走査タイミングに応じて前記複数の走査線のうちから 1 の走査線を順に指定し、前記入力画像信号に応じて前記 1 の走査線上の発光させるべき画素部に対応する駆動線を指定し、前記 1 の走査線の指定毎に前記 1 の走査線と前記発光させるべき画素部に対応する駆動線との間に前記ターンオン閾値電圧より大なる第 1 所定電圧を印加し、その後に前記ターンオフ閾値電圧より大で前記第 1 所定電圧より小なる第 2 所定電圧を印加することを特徴としている。

【0009】

【発明の実施の形態】

以下、本発明の実施例を図面を参照しつつ詳細に説明する。

図 1 は本発明によるディスプレイ装置を示している。このディスプレイ装置は、表示パネル 1、駆動線回路 2、走査線回路 3 及びコントローラ 4 を備えている。

【0010】

表示パネル 1 は、マトリックス表示パネルであり、各々が平行に配置された複数の駆動線 $D_1 \sim D_m$ (m は 2 以上の整数) と複数の走査線 $S_1 \sim S_n$ (n は 2 以上の整数) とを備えている。複数の駆動線 $D_1 \sim D_m$ と複数の走査線 $B_1 \sim B_n$ とは互いに交差している。複数の駆動線 $D_1 \sim D_m$ と複数の走査線 $S_1 \sim S_n$ との交差位置各々に画素部 $P_{1,1} \sim P_{m,n}$ が形成されている。画素部 $P_{1,1} \sim P_{m,n}$ 各々はバイステーブル素子 $B_{S_1,1} \sim B_{S_m,n}$ と有機 EL 素子（有機エレクトロルミネッセンス素子） $E_{L_1,1} \sim E_{L_m,n}$ の直列回路からなる。バイステーブル素子 $B_{S_1,1} \sim B_{S_m,n}$ は、OBD (organic bistable memory device) と呼ばれている 2 端子の 2 値メモリ素子である。バイステーブル素子と有機 EL 素子との直列回路は記号としては抵抗とダイオードとの直列回路によって表すことができる。

【0011】

画素部 $P_{1,1} \sim P_{m,n}$ 各々で用いられるバイステーブル素子と有機 EL 素子とは、図 2 に例として示すように、一体に複合素子として形成される。すなわち、複合素子は、基板 1 1 上には ITO (Indium Tin Oxide) からなるアノード電極 1 2

、 CuPc (Copper Phthalocyanine) からなるホール注入層 13、 NPB (N,N'-Di(naphthalen-1-yl)-N,N'-diphenyl-benzidine) からなるホール輸送層 14、 Alq3 (tris(8-hydroxyquinoline)-aluminum) からなる発光層 15、 Al (Aluminum) 層 16、 AIDCN (2-amino-4,5-imidazole-dicarboniteide) 層 17、 Al 層 18、 AIDCN 層 19、 カソード電極をなす Al 層 20 が積層されている。アノード電極 12 から Al 層 16 までの積層部分が有機EL素子であり、 Al 層 16 から Al 層 20 までの積層部分がバイステーブル素子である。この複合素子の構造は、一例であり、有機EL素子及びバイステーブル素子の特性を示す構造或いは材料を備えれば良い。

【0012】

複合素子のアノードーカソード間に電圧を順方向に 0 V から徐々に増加させると、アノードーカソード間を流れる電流は図 3 に示すように変化する。アノードーカソード間への印加電圧をターンオフ閾値電圧 V_{off} (例えば、 5 V) からターンオン閾値電圧 V_{on} (例えば、 10 V) に達するまではアノードーカソード間は高抵抗状態であり、その V_{off} から V_{on} 直前の電圧範囲では電流はほとんど上昇しない。 V_{on} に達するとアノードーカソード間は低抵抗状態となる。低抵抗状態になった後に印加電圧を減少させると、その低抵抗状態を維持したまま電流が低下する。印加電圧が V_{off} に戻ると、アノードーカソード間は高抵抗状態になる。図 4 は印加電圧がほぼ V_{off} から V_{on} までの範囲をリニア特性で示している。図 3 及び図 4 から分かるように、複合素子はスイッチを有する有機EL素子として動作する。すなわち、高抵抗状態がスイッチのオフ状態であり、低抵抗状態がスイッチのオン状態である。ターンオフ閾値電圧 V_{off} はバイステーブル素子がオン状態からオフ状態に変化する閾値電圧であり、ターンオン閾値電圧 V_{on} はオフ状態からオン状態に変化する閾値電圧である。

【0013】

駆動線回路 2 は、複数の駆動線 D1 ~ Dm 各々に対応して切替スイッチ DW1 ~ DWm を有している。切替スイッチ DW1 ~ DWm 各々はコントローラ 4 の駆動指令に応じて電圧 V_{high} と電圧 V_{low} とのいずれか一方を選択的に対応する駆動線 D1 ~ Dm に供給する。電圧 V_{high} と電圧 V_{low} との間には $V_{high} > V_{low}$ の

関係がある。電圧 V_{high} は例えば、9 V であり、電圧 V_{low} は例えば、7 V である。

【0014】

走査線回路3は、複数の走査線 $S_1 \sim S_n$ 各々に対応して切替スイッチ $SW_1 \sim SW_n$ を有している。切替スイッチ $SW_1 \sim SW_n$ はコントローラ4の走査指令に応じて電圧 V_{set} , V_{reset} , 0 V (アース電位) のいずれか1の電圧を選択的に対応する走査線 $S_1 \sim S_n$ に供給する。電圧 V_{reset} はリセット電圧であり、 $V_{reset} > 0$ V である。電圧 V_{set} はセット電圧であり、 $V_{set} < 0$ V である。リセット電圧 V_{reset} は例えば、5 V であり、セット電圧 V_{set} は例えば、-2 V である。

【0015】

コントローラ4は、入力画像信号に応じて1フィールド毎に走査指令を走査線回路3に供給し、駆動指令を駆動線回路2に供給する。走査指令は走査線 $S_1 \sim S_n$ を所定の走査タイミングで順に走査する指令であり、駆動指令はその走査タイミングに同期して走査中の走査線上の各画素部の発光／非発光を示す指令である。

【0016】

かかる構成のディスプレイ装置においては、画像信号が入力されると、コントローラ4は上記した走査指令及び駆動指令を発生する。その走査指令に応じて1フィールドにおいて図5に示すように、走査線 S_1 から S_n に向けて1の走査線が順に選択されることにより走査が行われる。走査において指定された1の走査線が S_1 とすると、走査線回路3の切替スイッチ SW_1 は0 Vを走査線 S_1 に選択出力している状態からリセット電圧 V_{reset} を選択出力する状態に切り替える。この電圧 V_{reset} はリセット期間だけ走査線 S_1 に供給される。そのリセット期間後、切替スイッチ SW_1 はセット電圧 V_{set} を選択出力する状態に切り替える。電圧 V_{set} はセット期間（リセット期間に等しくても良い）だけ走査線 S_1 に供給される。そのセット期間後、切替スイッチ SW_1 は0 Vを走査線 S_1 に選択出力する状態に戻って1フィールドにおける走査線 S_1 の指定は終了する。この選択切替動作が走査線 S_1 の後は走査線 S_2 から S_n までにおいて1

走査線毎に行われる。

【0017】

一方、1の走査線の指定期間（リセット期間とセット期間との合計期間）において、駆動線回路2の各切替スイッチDW1～DWmは駆動指令に応じて1の走査線上の画素部が発光を示す場合には対応する駆動線にはリセット期間だけ電圧Vlowを選択出力し、そのリセット期間後、電圧Vhighをセット期間だけ選択出力する。反対に1の走査線上の画素部が非発光を示す場合には対応する駆動線にはリセット期間だけ電圧Vhighを選択出力し、そのリセット期間後、電圧Vlowをセット期間だけ選択出力する。電圧Vhigh-Vsetは上記の複合素子のターンオン閾値電圧Vonより高い電圧であり、電圧Vlow-Vresetは複合素子のターンオフ閾値電圧Voffより低い電圧である。

【0018】

よって、発光されるべき画素部ではバイステーブル素子と有機EL素子とからなる複合素子にはリセット期間に亘って電圧Voffより低い電圧Vlow-Vresetが順方向に印加され、その直後のセット期間に亘って電圧Vonより高い電圧Vhigh-Vsetが印加される。これにより、バイステーブル素子はオン状態となり、有機EL素子にバイステーブル素子を介して駆動電流が流れ、有機EL素子は発光する。一方、非発光とされるべき画素部ではバイステーブル素子と有機EL素子とからなる複合素子にはリセット期間に亘って電圧Voffより低い電圧Vhigh-Vresetが順方向に印加され、その直後のセット期間に亘って電圧Voffより大で電圧Vonより小なる電圧Vlow-Vsetが印加される。これにより、バイステーブル素子はオフ状態となり、有機EL素子には発光させるだけの電流が流れず、有機EL素子は非発光となる。

【0019】

1の走査線に対する現在の1フィールドの走査による指定期間が終了すると、次の1フィードの走査による指定期間までは、その1の走査線に関係する複合素子内の有機EL素子は同一状態を継続する。すなわち、現在の1フィールドで発光した有機EL素子は次の1フィードの走査による指定期間までは発光し続け、非発光となった有機EL素子は次の1フィードの走査による指定期間までは非発

光のままである。これは、1の走査線に関する複合素子のアノードーカソード間には走査による指定期間後、次の指定期間直前までは電圧Vlow又は電圧Vhighがのいずれかが印加されるだけであるので、バイステーブル素子のオンオフ状態に変化がないためである。

【0020】

図5に示した例では、駆動線D₁～D_mのうちの1の駆動線D_iの電圧変化を示している。先ず、走査線S₁が走査によって指定されている期間に駆動線D_iには発光のための電圧印加、すなわち電圧Vlowから電圧Vhighに変化する電圧印加が行われ、走査線S₁と駆動線D_iとの交差位置の画素部P_{1,i}の有機EL素子E_{L1,i}は発光する。次に、走査線S₂が走査によって指定されている期間においては駆動線D_iに発光のための電圧印加が行われ、走査線S₂と駆動線D_iとの交差位置の画素部P_{2,i}の有機EL素子E_{L2,i}は発光する。そして、走査線S₃が走査によって指定されている期間では駆動線D_iに非発光のための電圧印加、すなわち電圧Vhighから電圧Vlowに変化する電圧印加が行われ、走査線S₃と駆動線D_iとの交差位置の画素部P_{3,i}の有機EL素子E_{L3,i}は発光しない。次いで、走査線S₄が走査によって指定されている期間では駆動線D_iに発光のための電圧印加が行われ、走査線S₄と駆動線D_iとの交差位置の画素部P_{4,i}の有機EL素子E_{L4,i}は発光する。走査線S₅以降については示していないが、上記のS₁～S₄の場合と同様である。

【0021】

図6は本発明の他の実施例を示している。この図6のディスプレイ装置は、図1の装置と同様に、表示パネル1、駆動線回路2、走査線回路3及びコントローラ4を備えている。

表示パネル1の画素部P_{1,1}～P_{m,n}各々における複合素子がアノードーカソードについて図1の装置とは逆に接続されている。すなわち、駆動線側がカソードとなり、走査線側がアノードとなっている。

【0022】

駆動線回路2の切替スイッチDW₁～DW_m各々はコントローラ4の駆動指令に応じて電圧Vhighと電圧Vlowとのいずれか一方を選択的に対応する駆動線D

1～Dmに供給する。電圧Vhighと電圧Vlowとの間にはVhigh>Vlowの関係がある。電圧Vhighは例えば、-7Vであり、電圧Vlowは例えば、-9Vである。

【0023】

走査線回路3の切替スイッチSW1～SWnはコントローラ4の走査指令に応じて電圧Vset, Vreset, 0Vのいずれか1の電圧を選択的に対応する走査線S1～Snに供給する。電圧Vresetはリセット電圧であり、Vreset<0Vである。電圧Vsetはセット電圧であり、Vset>0Vである。リセット電圧Vresetは例えば、-5Vであり、セット電圧Vsetは例えば、2Vである。

【0024】

それ以外の構成については、図1のディスプレイ装置と同様である。かかる図6の構成のディスプレイ装置においては、画像信号が入力されると、コントローラ4は走査指令及び駆動指令を発生する。その走査指令に応じて1フィールドにおいて図7に示すように、走査線S1からSnに向けて1の走査線が順に選択的に指定されることにより走査が行われる。

【0025】

コントローラ4からの駆動指令に応じて駆動線回路2の各切替スイッチDW1～DWmは駆動指令に応じて1の走査線上の画素部が発光を示す場合には対応する駆動線にはリセット期間だけ電圧Vhighを選択出力し、そのリセット期間後、電圧Vlowをセット期間だけ選択出力する。反対に1の走査線上の画素部が非発光を示す場合には対応する駆動線にはリセット期間だけ電圧Vlowを選択出力し、そのリセット期間後、電圧Vhighをセット期間だけ選択出力する。

【0026】

よって、発光されるべき画素部ではバイステーブル素子と有機EL素子とからなる複合素子にはリセット期間に亘って電圧Voffより低い電圧Vreset-Vhighが順方向（アノードーカソード）に印加され、その後のセット期間に亘って電圧Vonより高い電圧Vset-Vlowが順方向に印加される。これにより、バイステーブル素子はオン状態となり、有機EL素子にバイステーブル素子を介して駆動電流が流れ、有機EL素子は発光する。一方、非発光とされるべき画素部ではバ

イステーブル素子と有機EL素子とからなる複合素子にはリセット期間に亘って電圧V_{off}より低い電圧V_{reset}～V_{low}が順方向に印加され、その後のセット期間に亘って電圧V_{off}より大で電圧V_{on}より小なる電圧V_{set}～V_{high}が順方向に印加される。これにより、バイステーブル素子はオフ状態となり、有機EL素子には発光させるだけの電流が流れず、有機EL素子は非発光となる。

【0027】

1の走査線に対する現在の1フィールドの走査による指定期間が終了すると、次の1フィードの走査による指定期間までは、その1の走査線に関係する複合素子内の有機EL素子は同一状態を継続する。

図7に示した例では、駆動線D₁～D_mのうちの1の駆動線D_iの電圧変化を示している。先ず、走査線S₁が走査によって指定されている期間に駆動線D_iには発光のための電圧印加、すなわち電圧V_{high}から電圧V_{low}に変化する電圧印加が行われ、走査線S₁と駆動線D_iとの交差位置の画素部P_{1,i}の有機EL素子E_{L1,i}は発光する。次に、走査線S₂が走査によって指定されている期間においては駆動線D_iに発光のための電圧印加が行われ、走査線S₂と駆動線D_iとの交差位置の画素部P_{2,i}の有機EL素子E_{L2,i}は発光する。そして、走査線S₃が走査によって指定されている期間では駆動線D_iに非発光のための電圧印加、すなわち電圧V_{low}から電圧V_{high}に変化する電圧印加が行われ、走査線S₃と駆動線D_iとの交差位置の画素部P_{3,i}の有機EL素子E_{L3,i}は発光しない。次いで、走査線S₄が走査によって指定されている期間では駆動線D_iに発光のための電圧印加が行われ、走査線S₄と駆動線D_iとの交差位置の画素部P_{4,i}の有機EL素子E_{L4,i}は発光する。走査線S₅以降については示していないが、上記のS₁～S₄の場合と同様である。

【0028】

上記した各実施例においては、リセット期間に1の走査線上の画素部各々のバイステーブル素子が強制的にオフにされ、セット期間に発光させるべき画素部のバイステーブル素子がオンにされ、非発光となる画素部のバイステーブル素子のオフのままとされる。これに限らず、リセット期間に1の走査線上の画素部各々のバイステーブル素子を強制的にオンとし、セット期間に発光させるべき画素部

のバイステーブル素子をオンのままとし、非発光となる画素部のバイステーブル素子のオフとする制御を行っても良い。

【0029】

図8は図1のディスプレイ装置を用いて、上記のリセット期間に1の走査線上の画素部各々のバイステーブル素子を強制的にオンする制御動作を示している。この図8に制御動作に適用された図1の装置におけるリセット電圧Vresetは0Vより小であり、セット電圧Vsetは0Vより大である。

この図8に示した制御動作においては、コントローラ4からの走査指令に応じて1フィールドにおいて、走査線S1からSnに向けて1の走査線が順に選択的に指定されることにより走査が行われる。走査において指定された1の走査線がS1とすると、走査線回路3の切替スイッチSW1は0Vを走査線S1に選択出力している状態からリセット電圧Vresetを選択出力する状態に切り替える。この電圧Vresetはリセット期間だけ走査線S1に供給される。そのリセット期間後、切替スイッチSW1はセット電圧Vsetを選択出力する状態に切り替える。電圧Vsetはセット期間（リセット期間に等しくても良い）だけ走査線S1に供給される。そのセット期間後、切替スイッチSW1は0Vを走査線S1に選択出力する状態に戻って1フィールドにおける走査線S1の指定は終了する。この選択切替動作が走査線S1の後は走査線S2からSnまでにおいて1走査線毎に行われる。

【0030】

コントローラ4からの駆動指令に応じて駆動線回路2の各切替スイッチDW1～DWmは駆動指令に応じて1の走査線上の画素部が発光を示す場合には対応する駆動線にはリセット期間だけ電圧Vlowを選択出力し、そのリセット期間後、電圧Vhighをセット期間だけ選択出力する。反対に1の走査線上の画素部が非発光を示す場合には対応する駆動線にはリセット期間だけ電圧Vhighを選択出力し、そのリセット期間後、電圧Vlowをセット期間だけ選択出力する。

【0031】

よって、発光されるべき画素部ではバイステーブル素子と有機EL素子とからなる複合素子にはリセット期間に亘って電圧Vonより高い電圧Vhigh-Vreset

が順方向（アノードーカソード）に印加される。これによりリセット期間において、バイステーブル素子はオン状態となり、有機EL素子にバイステーブル素子を介して駆動電流が流れ、有機EL素子は発光する。その直後のセット期間に亘って電圧V_{off}より高い電圧V_{low}-V_{set}が順方向に印加される。これにより、バイステーブル素子はオン状態を継続し、有機EL素子にバイステーブル素子を介して駆動電流が流れ続け、有機EL素子は発光状態のままである。一方、非発光とされるべき画素部ではバイステーブル素子と有機EL素子とからなる複合素子にはリセット期間に亘って電圧V_{on}より高い電圧V_{low}-V_{reset}が順方向に印加される。これによりリセット期間において、非発光とされるべき画素部のバイステーブル素子はオン状態となり、有機EL素子にバイステーブル素子を介して駆動電流が流れ、有機EL素子は発光する。その直後のセット期間に亘って電圧V_{off}より小なる電圧V_{high}-V_{set}が順方向に印加される。これにより、バイステーブル素子はオフ状態となり、有機EL素子には発光させるだけの電流が流れず、有機EL素子は非発光となる。リセット期間に非発光とされるべき画素部の有機EL素子が発光するが、一瞬であるので無視することができる。

【0032】

1の走査線に対する現在の1フィールドの走査による指定期間が終了すると、次の1フィードの走査による指定期間までは、その1の走査線に関係する複合素子内の有機EL素子は同一状態を継続する。

なお、図6のディスプレイ装置を用いて、リセット期間に1の走査線上の画素部各々のバイステーブル素子を強制的にオンとし、セット期間に発光させるべき画素部のバイステーブル素子をオンのままとし、非発光となる画素部のバイステーブル素子のオフとする制御動作を行うこともできる。

【0033】

上記した各実施例におけるマトリックス表示パネルの各画素部のバイステーブル素子は、2値の状態を選択的に保持できる素子であれば良い。また、各画素部の自発光素子は有機EL素子に限らず、LED等の他の自発光素子でも良い。

また、図2に示した複合素子の積層構造はアノード電極を基板側とした積層構造であるが、カソード電極を基板側とした積層構造であっても良い。

【0034】

更に、本発明で用いられるマトリックス表示パネルは、モノクロ表示でも良いし、多色カラー表示のものでも良い。また、サブフィールド法や面積階調法を用いることにより多階調表示を行うこともできる。

以上の如く、本発明によれば、バイステーブル素子と自発光素子との直列回路を各画素部に有するマトリックス表示パネルを用いて、アクティブ駆動方式でマトリックス表示のディスプレイ装置を簡単な構成でかつ低コストで実現することができる。

【図面の簡単な説明】**【図1】**

本発明の実施例を示すブロック図である。

【図2】

図1の装置中の各画素部に備えられた複合素子の構造を示す図である。

【図3】

複合素子の電圧-電流特性を示す図である。

【図4】

図3の特性のV_{off}からV_{on}までのほぼ範囲をリニア特性で示す図である。

【図5】

図1の装置の動作を説明するための波形図である。

【図6】

本発明の他の実施例を示すブロック図である。

【図7】

図6の装置の動作を説明するための波形図である。

【図8】

図1の装置の他の動作を説明するための波形図である。

【符号の説明】

- 1 表示パネル
- 2 駆動線回路
- 3 走査線回路

4 コントローラ

D₁ ~ D_m 駆動線

S₁ ~ S_n 走査線

P_{1,1} ~ P_{m,n} 画素部

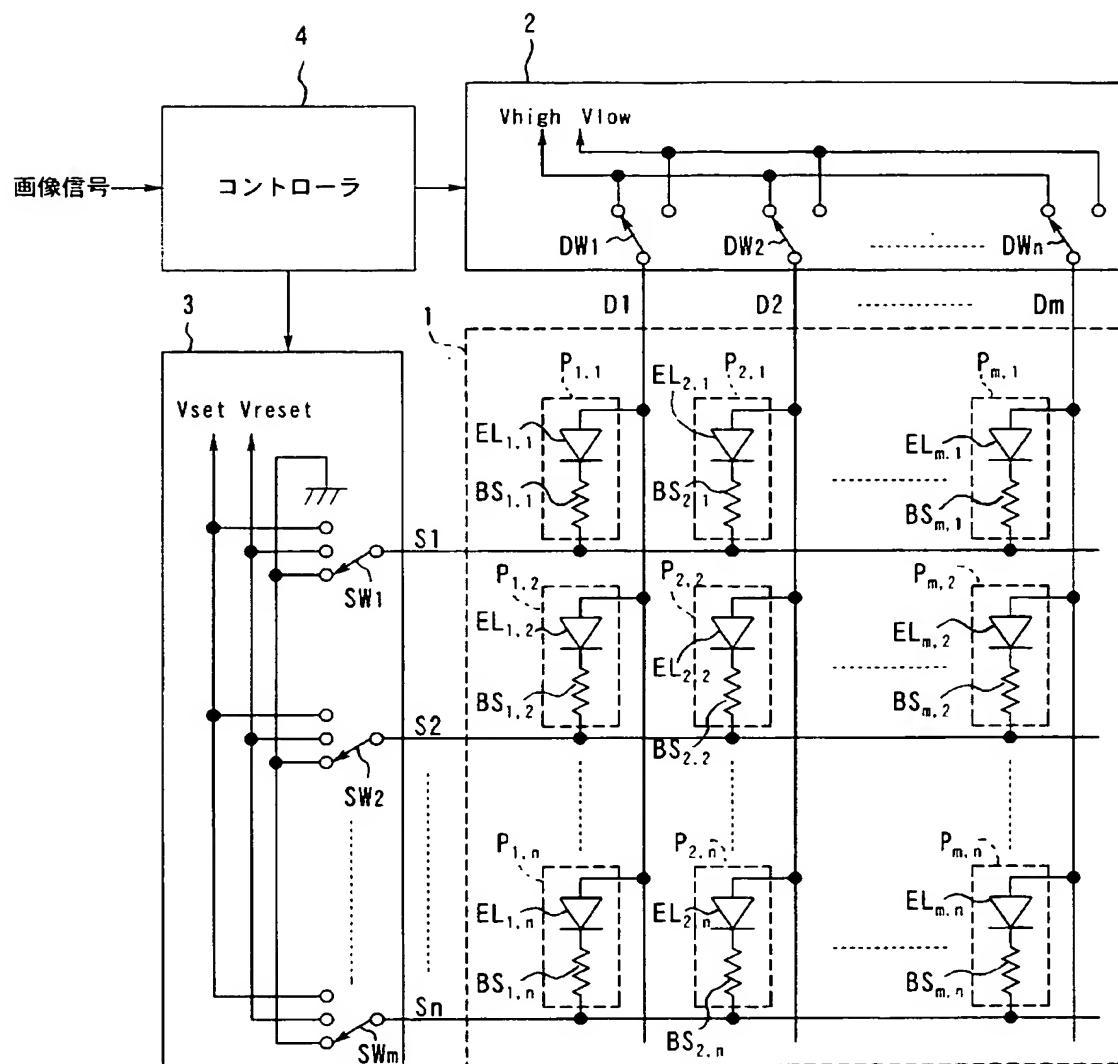
E L_{1,1} ~ E L_{m,n} 有機EL素子

B S_{1,1} ~ B S_{m,n} バイステーブル素子

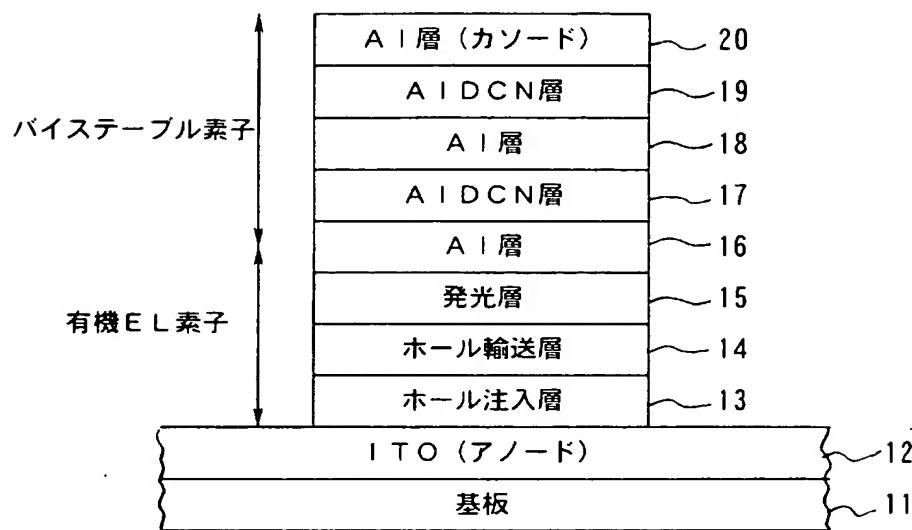
【書類名】

図面

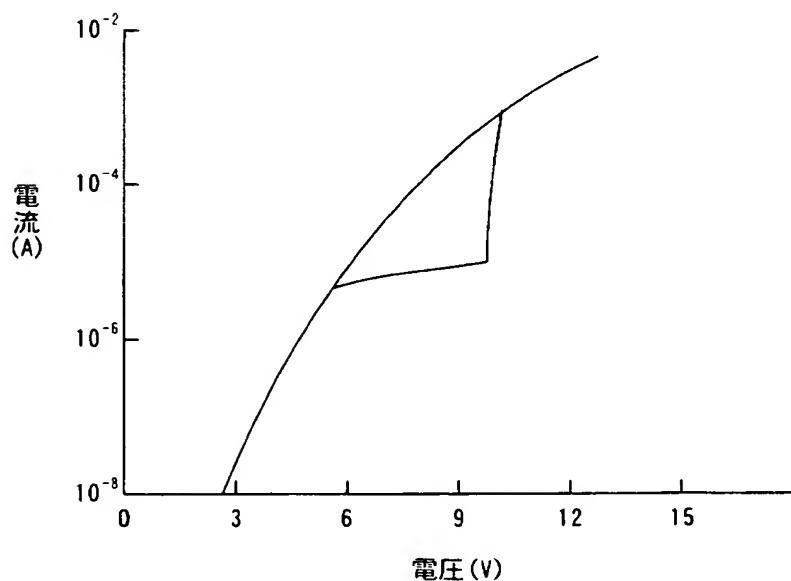
【図 1】



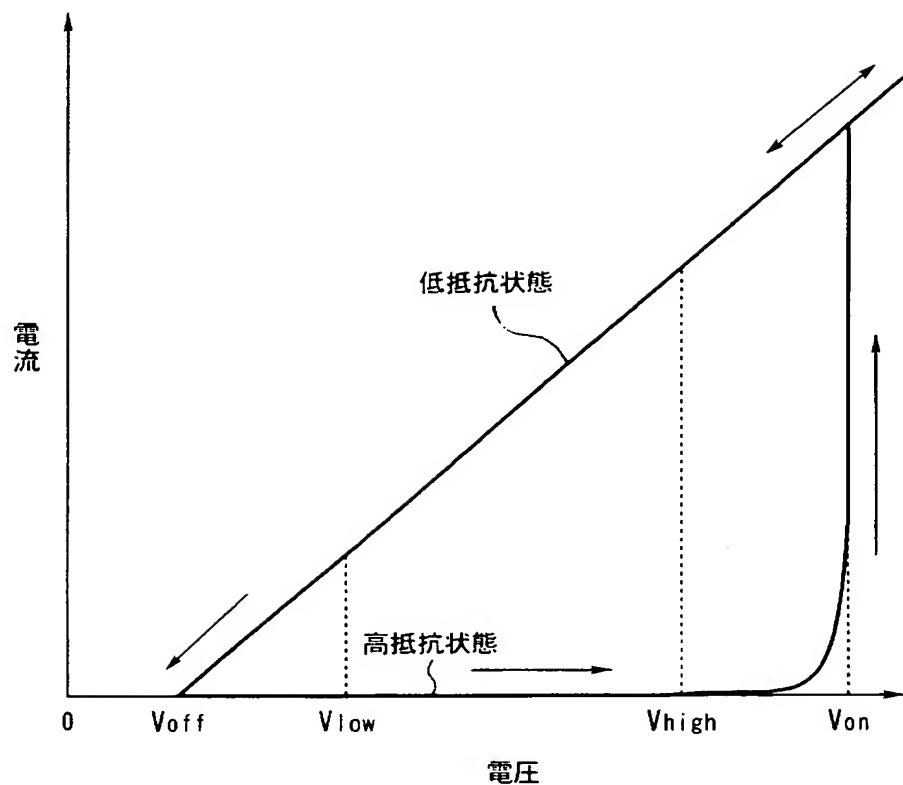
【図2】



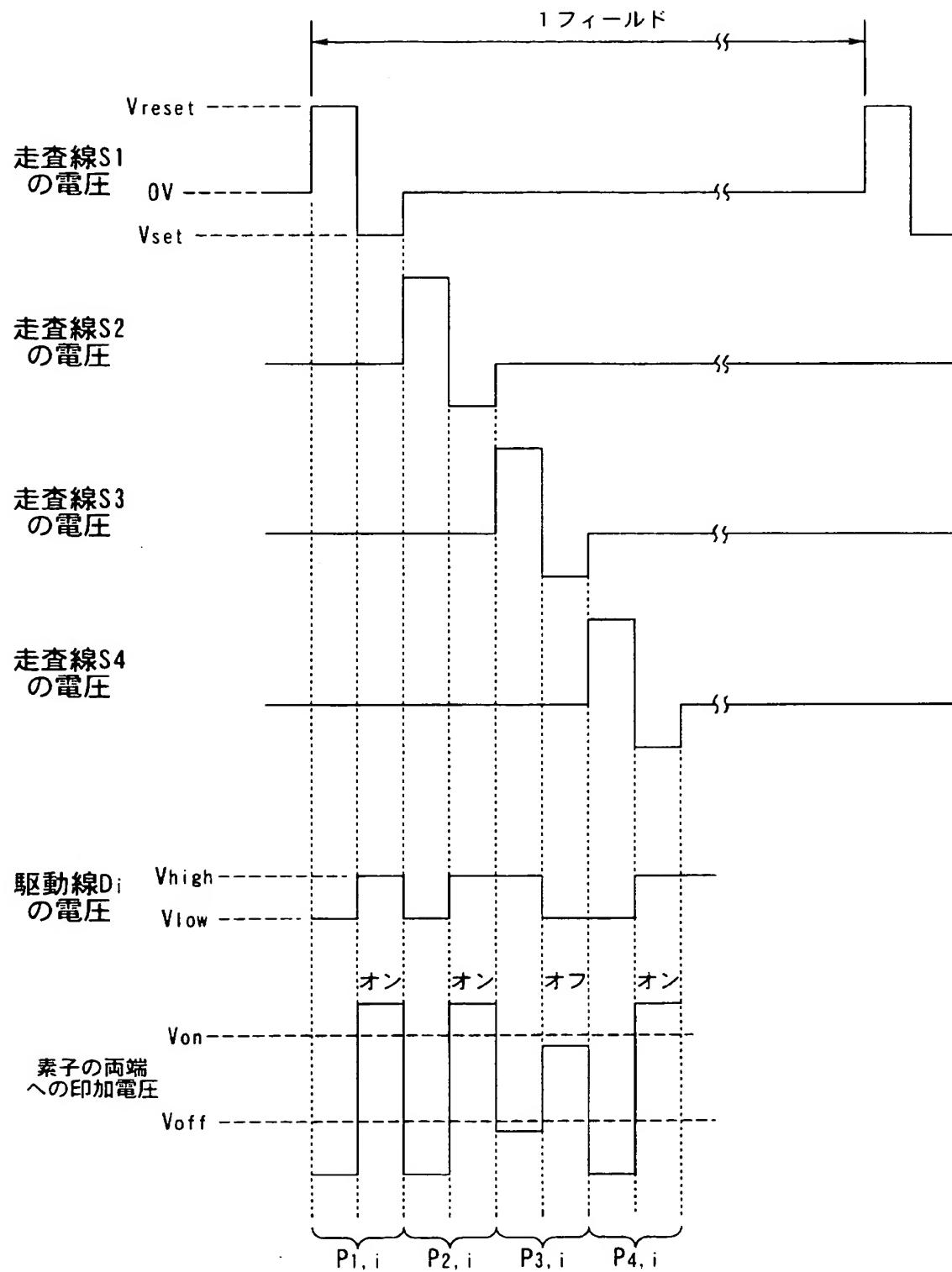
【図3】



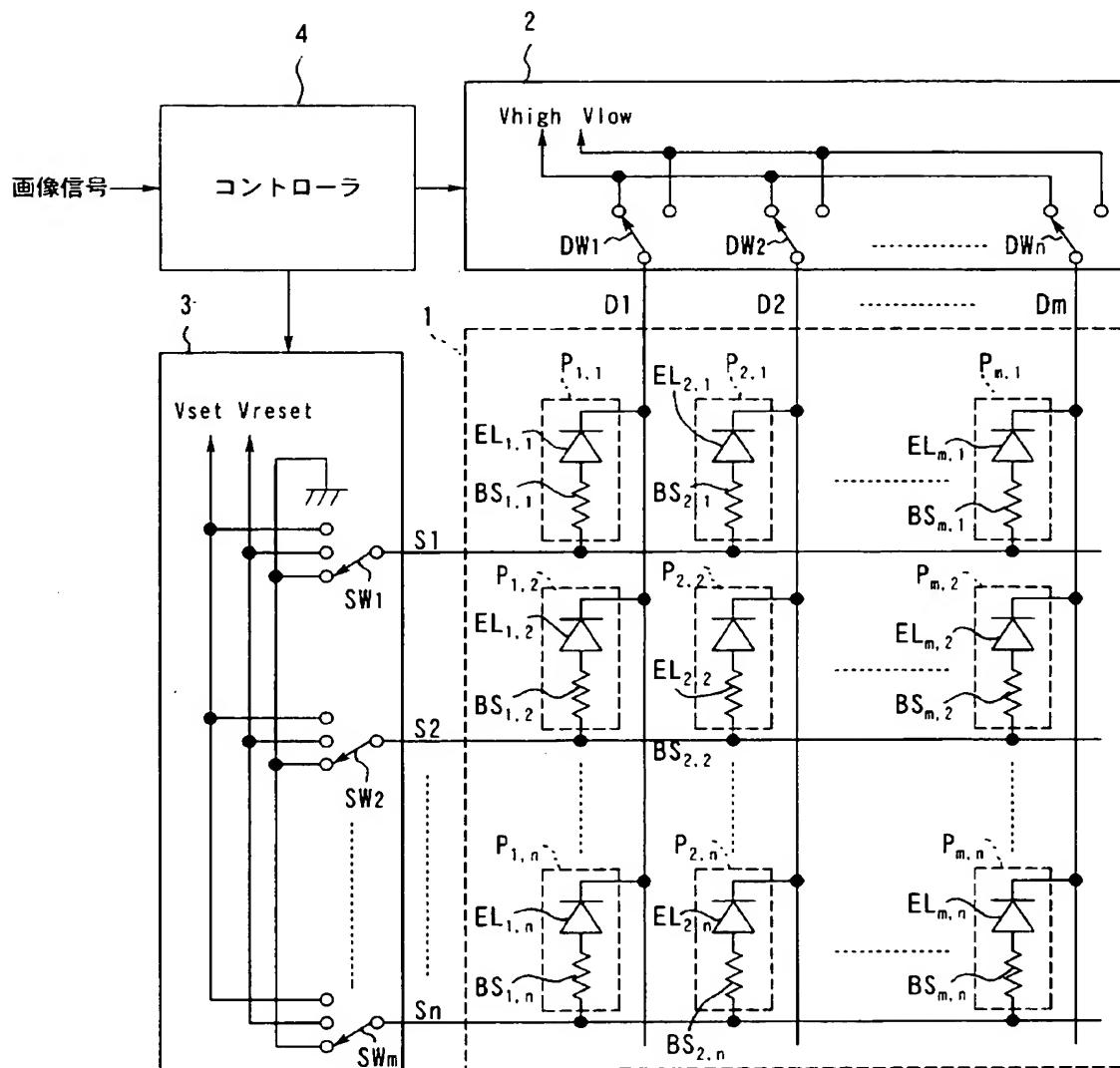
【図4】



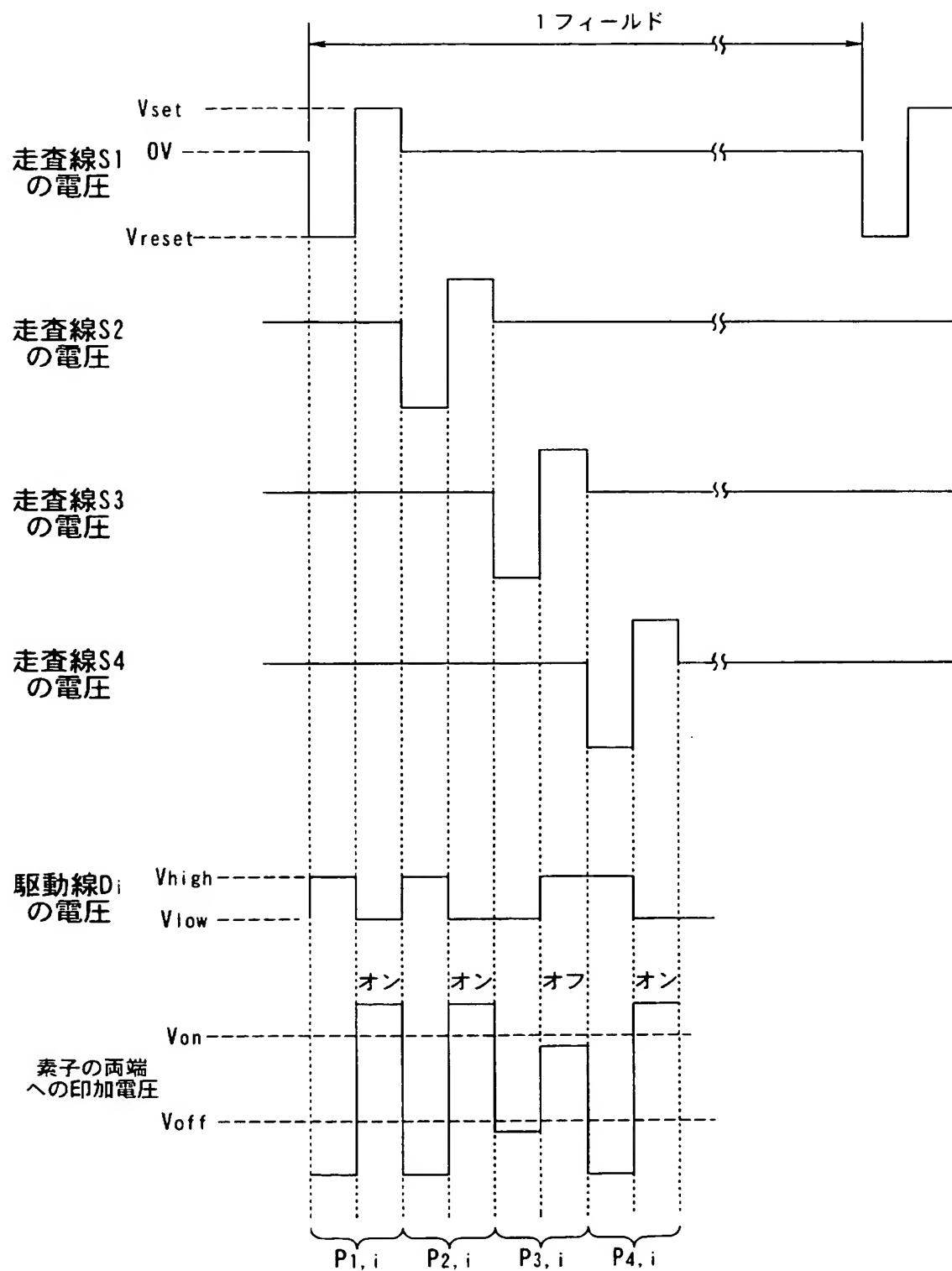
【図5】



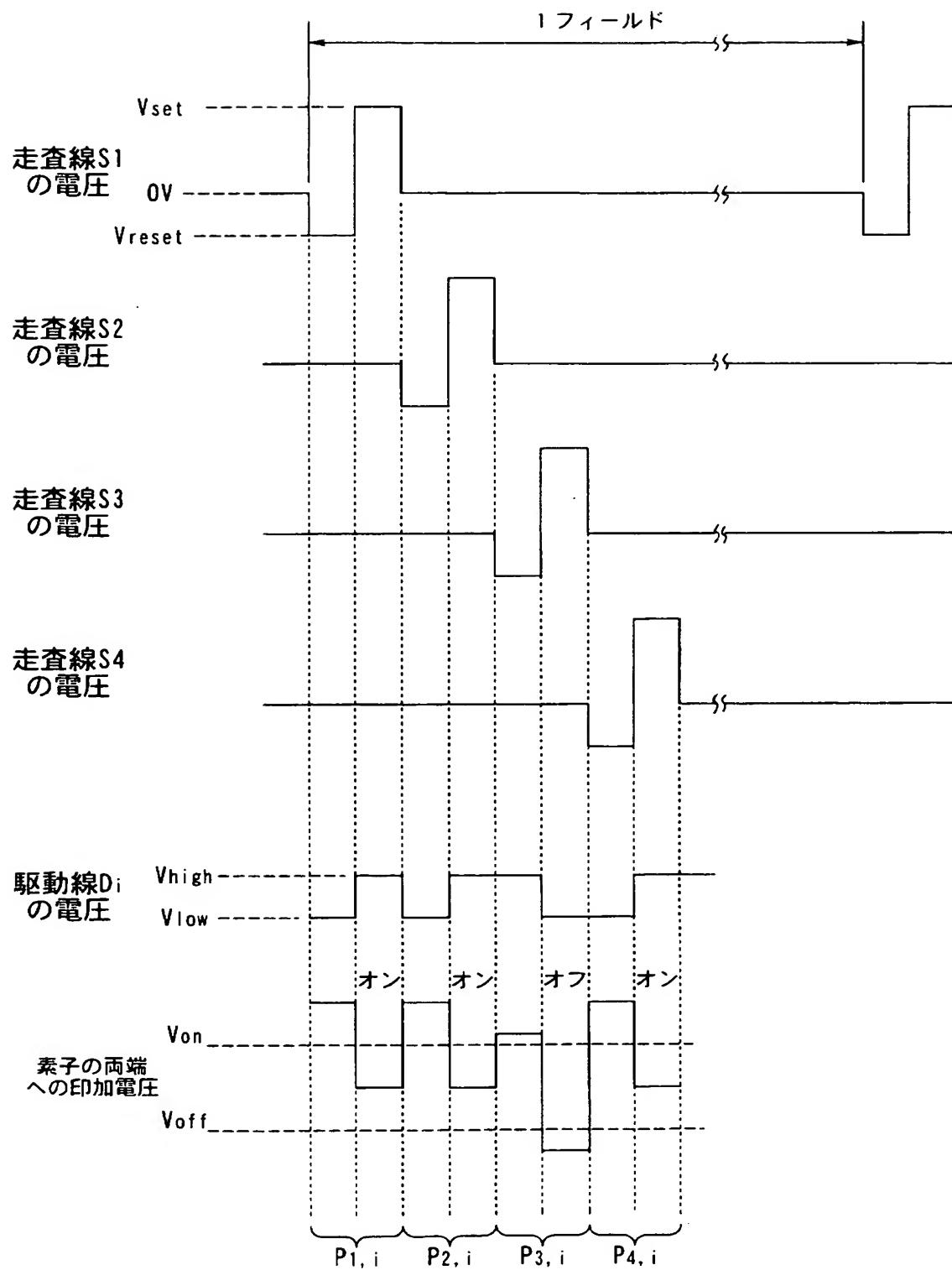
【図 6】



【図7】



【図8】



【書類名】 要約書

【要約】

【課題】 簡単な構成のアクティブ駆動方式のディスプレイ装置及びマトリックス表示パネルの駆動方法を提供する。

【解決手段】 各画素部がバイステーブル素子と自発光素子との直列回路からなるマトリックス表示パネルを用い、入力画像信号の走査タイミングに応じて表示パネルの走査線のうちから1の走査線を順に指定し、入力画像信号に応じて1の走査線上の発光させるべき画素部に対応する駆動線を指定し、1の走査線の指定毎に1の走査線と発光させるべき画素部に対応する駆動線との間にターンオフ閾値電圧より小なる第1所定電圧を印加し、その後にターンオン閾値電圧より大なる第2所定電圧を印加する。

【選択図】 図1

特願2003-066267

出願人履歴情報

識別番号 [000005016]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住所 東京都目黒区目黒1丁目4番1号
氏名 パイオニア株式会社